

PATENT

IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

In re application of: **Takashi KATSUKI et al.**

Serial Number: **Not Yet Assigned**

Filed: **February 20, 2004**

For: **PIEZOELECTRIC ELEMENT AND TOUCH SCREEN UTILIZING THE SAME**

Atty. Docket No. **042087**

Customer No.: **38834**

CLAIM FOR PRIORITY UNDER 35 U.S.C. 119

Commissioner for Patents
P. O. Box 1450
Alexandria, VA 22313-1450

February 20, 2004

Sir:

The benefit of the filing date of the following prior foreign application is hereby requested for the above-identified application, and the priority provided in 35 U.S.C. 119 is hereby claimed:

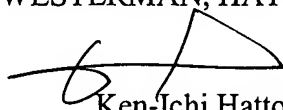
Japanese Appln. No. 2003-348226, filed on October 7, 2003

In support of this claim, the requisite certified copy of said original foreign application is filed herewith.

It is requested that the file of this application be marked to indicate that the applicants have complied with the requirements of 35 U.S.C. 119 and that the Patent and Trademark Office kindly acknowledge receipt of said certified copy.

In the event that any fees are due in connection with this paper, please charge our Deposit Account No. 50-2866.

Respectfully submitted,
WESTERMAN, HATTORI, DANIELS & ADRIAN, LLP


Ken-Ichi Hattori
Reg. No. 32,861

1250 Connecticut Avenue, N.W., Suite 700
Washington, D.C. 20036
Tel: (202) 822-1100
Fax: (202) 822-1111
KH/yap

日本国特許庁
JAPAN PATENT OFFICE

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出願年月日 2003年10月 7日
Date of Application:

出願番号 特願2003-348226
Application Number:

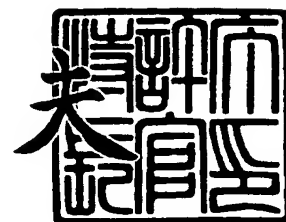
[ST. 10/C]: [JP 2003-348226]

出願人 富士通株式会社
Applicant(s):

2003年12月17日

特許庁長官
Commissioner,
Japan Patent Office

今井 康



出証番号 出証特2003-3104783

【書類名】 特許願
【整理番号】 0395340
【提出日】 平成15年10月 7日
【あて先】 特許庁長官殿
【国際特許分類】 G06F 3/03
H03H 9/25

【発明者】
【住所又は居所】 神奈川県川崎市中原区上小田中 4 丁目 1 番 1 号 富士通株式会社
内
【氏名】 勝木 隆史

【発明者】
【住所又は居所】 神奈川県川崎市中原区上小田中 4 丁目 1 番 1 号 富士通株式会社
内
【氏名】 中沢 文彦

【発明者】
【住所又は居所】 神奈川県川崎市中原区上小田中 4 丁目 1 番 1 号 富士通株式会社
内
【氏名】 佐野 聡

【発明者】
【住所又は居所】 神奈川県川崎市中原区上小田中 4 丁目 1 番 1 号 富士通株式会社
内
【氏名】 高橋 勇治

【特許出願人】
【識別番号】 000005223
【氏名又は名称】 富士通株式会社

【代理人】
【識別番号】 100086380
【弁理士】
【氏名又は名称】 吉田 稔

【選任した代理人】
【識別番号】 100103078
【弁理士】
【氏名又は名称】 田中 達也
【連絡先】 0 6 - 6 7 6 4 - 6 6 6 4

【手数料の表示】
【予納台帳番号】 024198
【納付金額】 21,000円

【提出物件の目録】
【物件名】 特許請求の範囲 1
【物件名】 明細書 1
【物件名】 図面 1
【物件名】 要約書 1
【包括委任状番号】 9807281

【書類名】 特許請求の範囲**【請求項 1】**

基板と、圧電膜と、当該基板および圧電膜の間に介在する第 1 電極と、当該第 1 電極とは反対の側にて前記圧電膜に接する第 2 電極と、を備え、

前記第 2 電極は、基部、および、当該基部から延出し且つ相互に平行な複数の枝電極を有し、

前記第 1 電極は、前記圧電膜を介して前記複数の枝電極にわたって対向する部位を有し、

前記圧電膜の厚さを h とし、且つ、前記複数の枝電極の電極周期を λ とすると、 $0.05 \leq h/\lambda \leq 0.1$ が成立し、

前記第 1 電極におけるヒロック発生率は 0.1% 以下である、圧電素子。

【請求項 2】

基板と、圧電膜と、当該基板および圧電膜の間に介在する第 1 電極と、当該第 1 電極とは反対の側にて前記圧電膜に接する第 2 電極と、を備え、

前記第 1 電極は、基部、および、当該基部から延出し且つ相互に平行な複数の枝電極を有し、

前記第 2 電極は、前記圧電膜を介して前記複数の枝電極にわたって対向する部位を有し、

前記圧電膜の厚さを h とし、且つ、前記複数の枝電極の電極周期を λ とすると、 $0.05 \leq h/\lambda \leq 0.1$ が成立し、

前記第 1 電極におけるヒロック発生率は 0.1% 以下である、圧電素子。

【請求項 3】

前記第 1 電極は、Ti, Cr, Ni, Cu, Zn, Pd, Ag, Hf, W, Pt, および Au からなる群より選択される金属を 0.1~3wt% 含有する Al 合金よりなる、請求項 1 または 2 に記載の圧電素子。

【請求項 4】

検出領域および当該検出領域を囲む周縁領域を含む基板と、

前記基板にて表面弾性波を励振するための、前記周縁領域に設けられている励振手段と、

前記検出領域を伝搬した表面弾性波を受振するための、前記周縁領域に設けられている受振手段と、を備え、

前記励振手段および／または前記受振手段は、基板、圧電膜、当該基板および圧電膜の間に介在する第 1 電極、並びに、当該第 1 電極とは反対の側にて前記圧電膜に接する第 2 電極を含み、

前記第 2 電極は、基部、および、当該基部から延出し且つ相互に平行な複数の枝電極を有し、

前記第 1 電極は、前記圧電膜を介して前記複数の枝電極にわたって対向する部位を有し、

前記圧電膜の厚さを h とし、且つ、前記複数の枝電極の電極周期を λ とすると、 $0.05 \leq h/\lambda \leq 0.1$ が成立し、

前記第 1 電極におけるヒロック発生率は 0.1% 以下である、タッチパネル装置。

【請求項 5】

検出領域および当該検出領域を囲む周縁領域を含む基板と、

前記基板にて表面弾性波を励振するための、前記周縁領域に設けられている励振手段と、

前記検出領域を伝搬した表面弾性波を受振するための、前記周縁領域に設けられている受振手段と、を備え、

前記励振手段および／または前記受振手段は、基板、圧電膜、当該基板および圧電膜の間に介在する第 1 電極、並びに、当該第 1 電極とは反対の側にて前記圧電膜に接する第 2 電極を含み、

前記第 1 電極は、基部、および、当該基部から延出し且つ相互に平行な複数の枝電極を有し、

前記第 2 電極は、前記圧電膜を介して前記複数の枝電極にわたって対向する部位を有し、

前記圧電膜の厚さを h とし、且つ、前記複数の枝電極の電極周期を λ とすると、 $0.05 \leq h / \lambda \leq 0.1$ が成立し、

前記第 1 電極におけるヒロック発生率は 0.1 % 以下である、タッチパネル装置。

【書類名】明細書

【発明の名称】圧電素子およびタッチパネル装置

【技術分野】

【0001】

本発明は、表面弾性波を励振または受振するための圧電素子、並びに、励振手段や受振手段として圧電素子を具備するSAW方式タッチパネル装置に関する。

【背景技術】

【0002】

FA機器、OA機器、および測定機器などにおけるコンピュータシステムへの入力手段としては、タッチパネル装置が採用される場合がある。タッチパネル装置は、機器のディスプレイに対して一体的に設けられ、ディスプレイ表面において指などが接触した位置を検出するためのものである。ディスプレイにて表示されている画像に関するデータ、および、タッチパネル装置により検出された接触位置に関するデータに基づき、機器のコンピュータシステムにおいて所定の処理が実行される。

【0003】

タッチパネル装置の技術分野では、近年、表面弾性波(SAW)を利用して接触位置を検出するSAW方式タッチパネル装置が注目を集めている。SAW方式タッチパネル装置は、例えば、検出領域および当該検出領域を囲む周縁領域を有する透明基板、並びに、当該基板の周縁領域に設けられている複数の励振手段および複数の受振手段を具備する。励振手段および受振手段は、各々、圧電素子よりなる。このようなSAW方式タッチパネル装置については、例えば下記の特許文献1および特許文献2に記載されている。

【特許文献1】特開平6-149459号公報

【特許文献2】特開平10-55240号公報

【0004】

励振手段や受振手段として機能する従来の圧電素子は、例えば、基板の周縁領域上に素子ごとにパターン形成されたインターデジタルトランスデューサ(IDT)、および、当該IDTを覆うように周縁領域上に設けられた圧電膜などにより構成される。IDTは、一対の櫛歯電極からなり、各櫛歯電極は、相互に平行な複数の電極指を有する。一方の櫛歯電極の電極指と、他方の櫛歯電極の電極指とは、交互に配され且つ平行に配されている。圧電膜は、歪みが加えられることにより電界を生じる性質(圧電効果)、および、電界が加えられることにより歪みが生じる性質(逆圧電効果)を示す圧電材料からなる。

【0005】

励振手段としての圧電素子のIDTに交流電圧を印加すると、隣り合う電極指の間に交流電界が発生する。すると、逆圧電効果により、当該電極指間に対応する圧電膜に歪みが生じ、IDT全体により圧電膜にて所定の弾性波が励振される。このとき、IDTの電極指ピッチと等しい波長の弾性波が最も強く励振される。励振された弾性波は、基板表面を伝搬して、受振手段としての圧電素子に至る。当該素子においては、その圧電膜の圧電効果により、IDTの電極指間に交流電界が発生する。これに誘起されて、当該素子のIDTから交流電流が出力される。

【0006】

SAW方式タッチパネル装置の作動時には、励振手段としての各圧電素子から表面弾性波が発生され、この表面弾性波は、基板の検出領域を伝搬し、受振手段としての特定の圧電素子により受振される。検出領域に指などが接触している場合、当該接触位置を通過する表面弾性波の振幅は減衰する。この減衰が検知および解析されることにより、検出領域における接触位置が特定ないし検出される。

【0007】

このようなSAW方式タッチパネル装置において、励振用圧電素子では、その電気機械変換効率が低いほど、印加電圧に対して弾性波は効率よく励振される。一方、受振用圧電素子では、その電気機械変換効率が低いほど、受振される弾性波に基づいて交流電流は効率よく出力される。したがって、SAW方式タッチパネル装置では、各圧電素子の電気機

械変換効率が高いほど、一对の圧電素子における入出力信号間の挿入損失は低下する。当該挿入損失の低下は、装置の駆動電圧を低減したり、装置の検出精度を向上するうえで、好適である。

【0008】

しかしながら、従来のSAW方式タッチパネル装置によると、圧電素子において十分に高い電気機械変換効率を得られないために、駆動電圧を十分に低減できない場合があり、また、必要とされる検出精度が得られない場合がある。

【発明の開示】

【発明が解決しようとする課題】

【0009】

本発明は、このような事情のもとで考え出されたものであって、表面弾性波を励振または受振することが可能で電気機械変換効率の高い圧電素子、並びに、励振手段や受振手段としてそのような圧電素子を備えるSAW方式タッチパネル装置を提供することを、目的とする。

【課題を解決するための手段】

【0010】

本発明の第1の側面によると圧電素子が提供される。この圧電素子は、基板と、圧電膜と、当該基板および圧電膜の間に介在する第1電極と、当該第1電極とは反対の側にて圧電膜に接する第2電極と、を備える。第2電極は、基部、および、当該基部から延出し且つ相互に平行な複数の枝電極を有し、第1電極は、圧電膜を介して複数の枝電極にわたって対向する部位を有する。本圧電素子では、圧電膜の厚さを h とし、且つ、複数の枝電極の電極周期すなわち電極ピッチ（枝電極の配設ピッチ）を λ とすると、 $0.005 \leq h/\lambda \leq 0.1$ が成立する。すなわち、 h/λ は $0.005 \sim 0.1$ の間に設定される。また、第1電極におけるヒロック発生率は 0.1% 以下に設定される。

【0011】

圧電素子の電極における相互に平行に配される複数の枝電極の電極周期（電極ピッチ） λ と、圧電膜の厚さ h とを、 $0.005 \leq h/\lambda \leq 0.1$ が成立するように設定することは、圧電素子において高い電気機械変換効率を得るうえで好適であることが知られている。本発明の第1の側面においては、圧電膜の厚さ h と、第2電極における複数の枝電極の電極周期 λ とが、 $0.005 \leq h/\lambda \leq 0.1$ を満たすように設定されている。しかし、圧電素子の電極について、SAW方式タッチパネルの励振手段や受振手段として実用的な小さな電極周期 λ を設定し、且つ、 $0.005 \leq h/\lambda \leq 0.1$ を満たすように圧電膜の厚さ h を更に小さく設定すると、従来の技術においては、十分に高い電気機械変換効率を得られない場合がある。これに対し、本発明においては、第1電極におけるヒロック発生率が 0.1% 以下に設定されているので、圧電膜厚さ h が相当程度に薄い場合（例えば数マイクロメートル）であっても、十分に高い電気機械変換効率を達成することが可能なのである。

【0012】

本発明の第1の側面に係る圧電素子の製造においては、基板上に第1電極が所定のパターンで形成された後、当該第1電極の少なくとも所定の一部を覆うように基板上に圧電膜が形成され、更に、少なくとも所定の一部が圧電膜上に位置するように第2電極が形成される。圧電膜は、スパッタリング法により圧電材料を成膜する工程を経て形成され、当該成膜時には基板が加熱される。基板が加熱されると、基板上に既に形成されている第1電極は基板とともに昇温し、基板および第1電極の熱膨張率の差に起因して、第1電極においてヒロックが生じ得る。ヒロックとは、電極表面における局所的な隆起部であり、ヒロック発生箇所では、基板表面からの電極の部分的な剥離が生ずる場合がある。ヒロックが多いほど、或は、各ヒロックが大きいほど、当該圧電素子における電気機械変換効率は低い傾向にあると考えられる。また、圧電膜が薄いほど、第1電極におけるヒロックによる電気機械変換効率低下の作用は大きい傾向にあると考えられる。本発明においては、第1電極におけるこのようなヒロックの発生率は 0.1% 以下に設定され、従って、高い電気

機械変換効率が達成され得るのである。

【0013】

本発明の第2の側面によると他の圧電素子が提供される。この圧電素子は、基板と、圧電膜と、当該基板および圧電膜の間に介在する第1電極と、当該第1電極とは反対の側にて圧電膜に接する第2電極と、を備える。第1電極は、基部、および、当該基部から延出し且つ相互に平行な複数の枝電極を有し、第2電極は、圧電膜を介して複数の枝電極にわたって対向する部位を有する。本圧電素子では、圧電膜の厚さを h とし、且つ、複数の枝電極の電極周期を λ とすると、 $0.005 \leq h/\lambda \leq 0.1$ が成立する。すなわち、 h/λ は $0.005 \sim 0.1$ の間に設定される。また、第1電極におけるヒロック発生率は 0.1% 以下に設定される。

【0014】

本発明の第2の側面においては、圧電膜の厚さ h と、第1電極における複数の枝電極の電極周期 λ とが、 $0.005 \leq h/\lambda \leq 0.1$ を満たすように設定されている。これとともに、第1電極において、電気機械変換効率の低下を招来すると考えられるヒロックの発生率は、 0.1% 以下に設定されている。したがって、本発明の第2の側面に係る圧電素子においても、高い電気機械変換効率が達成され得るのである。

【0015】

本発明の第3の側面によるとタッチパネル装置が提供される。このタッチパネル装置は、検出領域および当該検出領域を囲む周縁領域を含む基板と、基板にて表面弾性波を励振するための、周縁領域に設けられている励振手段と、検出領域を伝搬した表面弾性波を受振するための、周縁領域に設けられている受振手段と、を備える。本装置の励振手段および/または受振手段は、圧電素子であり、基板、圧電膜、当該基板および圧電膜の間に介在する第1電極、並びに、当該第1電極とは反対の側にて圧電膜に接する第2電極を備える。このような圧電素子において、第2電極は、基部、および、当該基部から延出し且つ相互に平行な複数の枝電極を有し、第1電極は、圧電膜を介して複数の枝電極にわたって対向する部位を有する。本圧電素子では、圧電膜の厚さを h とし且つ複数の枝電極の電極周期を λ とすると、 $0.005 \leq h/\lambda \leq 0.1$ が成立する。すなわち、 h/λ は $0.005 \sim 0.1$ の間に設定される。また、第1電極におけるヒロック発生率は 0.1% 以下に設定される。

【0016】

このような構成のタッチパネル装置においては、励振手段および/または受振手段は、第1の側面に係る高電気機械変換効率の圧電素子により構成されている。したがって、本発明の第3の側面に係るタッチパネル装置は、駆動電圧の低減や検出精度の向上を図るのに適している。

【0017】

本発明の第4の側面によると他のタッチパネル装置が提供される。このタッチパネル装置は、検出領域および当該検出領域を囲む周縁領域を含む基板と、基板にて表面弾性波を励振するための、周縁領域に設けられている励振手段と、検出領域を伝搬した表面弾性波を受振するための、周縁領域に設けられている受振手段と、を備える。本装置の励振手段および/または受振手段は、圧電素子であり、基板、圧電膜、当該基板および圧電膜の間に介在する第1電極、並びに、当該第1電極とは反対の側にて圧電膜に接する第2電極を備える。このような圧電素子において、第1電極は、基部、および、当該基部から延出し且つ相互に平行な複数の枝電極を有し、第2電極は、圧電膜を介して複数の枝電極にわたって対向する部位を有する。本圧電素子では、圧電膜の厚さを h とし且つ複数の枝電極の電極周期を λ とすると、 $0.005 \leq h/\lambda \leq 0.1$ が成立する。すなわち、 h/λ は $0.005 \sim 0.1$ の間に設定される。また、第1電極におけるヒロック発生率は 0.1% 以下に設定される。

【0018】

このような構成のタッチパネル装置においては、励振手段および/または受振手段は、第2の側面に係る高電気機械変換効率の圧電素子により構成されている。したがって、本

発明の第4の側面に係るタッチパネル装置は、駆動電圧の低減や検出精度の向上を図るのに適している。

【0019】

本発明の第1から第4の側面において、好ましくは、第1電極は、Ti, Cr, Ni, Cu, Zn, Pd, Ag, Hf, W, Pt, およびAuからなる群より選択される金属を0.1~3wt%含有するAl合金よりなる。このような構成は、第1電極におけるヒロック発生率を0.1%以下に設定するうえで好適である。

【0020】

SAW方式タッチパネル装置における従来の圧電素子では、電極を構成するための材料としてAlが採用される場合が多い。Alは、電気抵抗が小さく、安価であり、加工が容易だからである。しかしながら、純Alは熱膨張し易いので、純Al電極では、ヒロックが発生および成長し易い。これに対し、Ti, Cr, Ni, Cu, Zn, Pd, Ag, Hf, W, Pt, およびAuからなる群より選択される金属を0.1~3wt%含有するAl合金は、純粋なAlよりも熱膨張しにくい。したがって、圧電膜形成時に既に基板上に形成されており且つ製造される圧電素子において基板と圧電膜の間に介在することとなる第1電極が、当該Al合金により構成されている場合、純Alにより構成されている場合よりも、圧電膜形成時において第1電極でのヒロックの発生および成長は抑制されるのである。

【0021】

好ましくは、圧電膜は、MnがドーピングされているZnOによりなる。基板と圧電膜の間に介在する電極の構成材料は、高温下において圧電膜に拡散する場合があり、電極構成材料の圧電膜への拡散は、圧電素子の電気機械変換効率を低下させてしまうことが多い。圧電材料であるZnOにMnがドーピングされていると、電極構成材料である例えばAlの圧電膜への拡散は抑制される。したがって、本構成は、圧電素子において高い電気機械変換効率を得るうえで好適である。

【発明を実施するための最良の形態】

【0022】

図1および図2は、本発明の第1の実施形態に係る圧電素子Xを表す。図1は、圧電素子Xの平面図であり、図2は、図1の線II-IIに沿った断面図である。圧電素子Xは、基板11と、圧電膜12と、電極13, 14とを備え、表面弾性波を励振および受振することができるように構成されている。

【0023】

基板11は、素子の剛性を確保する機能を有するとともに、表面弾性波が伝搬する媒体である。基板11は非圧電基板であり、非圧電基板としては、例えばガラス基板を採用することができる。

【0024】

圧電膜12は、歪みが加えられることにより電界を生じる性質（圧電効果）、および、電界が加えられることにより歪みが生じる性質（逆圧電効果）を示す圧電材料からなる。そのような圧電材料としては、例えば、MnがドーピングされたZnO、ZnO、またはAlNを採用することができる。圧電膜12の厚さhは、例えば1.0~3.0 μ mである。

【0025】

電極13は、基板11および圧電膜12の間に介在し、電極13におけるヒロック発生率は0.1%以下に設定されている。本発明では、ヒロック発生率とは、電極表面突部における、電極表面平均高さ H_0 から50nmの高さ H_{50nm} での断面積 A_1 （図3に示す）の総和が、電極Eが設けられた領域の総面積 A_0 のうちに占める割合をいうものとする。電極表面突部は、電極Eにおける基板Sとは反対側の表面の隆起部であり、基板表面からの電極Eの部分的な剥離を伴う場合がある。また、電極表面平均高さ H_0 は、電極Eにおける基板Sとは反対側の表面の、例えば基板表面を基準として得られる高さの平均である。

【0026】

ヒロック発生率は $(\Sigma A_1) / A_0$ と表すことができ、その単位はいずれでもよい。実際的には、電極 E が設けられた領域の単位面積あたりに生ずる断面面積 A_1 の総和を当該単位面積で除した値により、本発明におけるヒロック発生率を特定することができる。

【0027】

また、電極 13 は、例えば Al 合金などの金属材料よりなる。電極 13 の構成材料として Al 合金を採用する場合、当該 Al 合金は、好ましくは、Ti, Cr, Ni, Cu, Zn, Pd, Ag, Hf, W, Pt, および Au からなる群より選択される金属を 0.1 ~ 3 wt % 含有する。Al 合金が、当該群から選択される複数の金属を含む場合、当該 Al 合金における各添加金属の含有率は 0.1 ~ 3 wt % の範囲にある。このような Al 合金よりなる電極 13 は、例えば純粋な Al よりも熱膨張しにくいので、電極 13 でのヒロックの発生および成長を抑制してヒロック発生率を 0.1 % 以下に設定するうえで好適である。また、電極 13 には、外部に露出する部位を有する端子 15 が連続している。電極 13 の厚さは、例えば 300 ~ 600 nm である。

【0028】

電極 14 は、圧電膜 12 の上に設けられており、基部 14a および複数の枝電極 14b からなる櫛歯構造を有する。複数の枝電極 14b は、基部 14a から延出し、且つ、相互に平行である。相互に平行な複数の枝電極 14b の各々については、図 1 に示すような直線状に代えて屈曲状または湾曲状としてもよい。各枝電極 14b は、圧電膜 12 を介して電極 13 に対向している。

【0029】

電極 14 の厚さは例えば 300 ~ 600 nm であり、各枝電極 14b の幅 d_1 は例えば $40 \sim 60 \mu\text{m}$ であり、枝電極 14b の電極周期（電極ピッチ） λ_1 は例えば $100 \sim 150 \mu\text{m}$ である。上述の圧電膜 12 の厚さ h 、および、枝電極 14b の電極周期 λ_1 は、 $0.005 \leq h / \lambda_1 \leq 0.1$ を満たすように設定される。

【0030】

電極 14 は所定の導電材料よりなる。電極 14 の構成材料としては、電極 13 のそれと同一のものを採用してもよい。また、電極 14 には端子 16 が連続している。

【0031】

図 4 は、圧電素子 X の製造方法を表す。圧電素子 X の製造においては、まず、基板 11 の上に、図 4 (a) に示すように電極 13 を形成するとともに、端子 15（図 4 には図示せず）を形成する。基板 11 の表面に対しては、必要に応じて、後述の圧電膜形成に際して電極 13 におけるヒロックの発生を抑制するための清浄処理を、電極 13 および端子 15 を設ける前に予め施しておく。そのような清浄処理としては、例えば、Ar プラズマを利用した逆スパッタリング法により基板表面をクリーニングする手法を採用することができる。当該逆スパッタリングにおいては、例えば、スパッタ圧力を 0.5 Pa とし、投入電力を 200 W とし、スパッタ時間を 1 分とする。このような清浄処理により、電極 13 におけるヒロック発生の核ないし基点となり得る塵埃などを除去することができる。

【0032】

電極 13 および端子 15 の形成においては、まず、例えばスパッタリング法または蒸着法により、基板 11 の上に所定の金属材料を成膜する。当該金属材料の成膜に際しては、必要に応じて、後述の圧電膜形成に際して電極 13 におけるヒロックの発生を抑制するように、成膜条件を調整する。例えば、後述の圧電膜形成の際の基板温度との差が 150°C 以下となるように、金属材料成膜時に基板 11 を例えば $100 \sim 200^\circ\text{C}$ にまで加熱する。このような温度調整手法を採用すると、後の圧電膜形成時において、電極 13 の熱膨張を抑制することができ、従って、電極 13 におけるヒロックの発生および成長を適切に抑制することが可能となる。電極 13 および端子 15 の形成においては、次に、当該金属膜上にレジストパターンを形成する。このレジストパターンは、金属膜において電極 13 および端子 15 へと加工される箇所をマスクするためのものである。次に、当該レジストパターンをマスクとして、金属膜をエッチングする。このようにして、基板 11 上において電極 13 および端子 15 を形成することができる。

【0033】

電極13を形成した後、好ましくは、電極13の表面をエッチング処理する。表面処理手法としては、例えば、Arプラズマを利用した逆スパッタリング法を採用することができる。このような表面処理により、電極13の形成の後に当該電極13の表面が自然酸化して生ずる酸化膜が、除去されることが考えられる。

【0034】

圧電素子Xの製造においては、次に、図4(b)に示すように、基板11上に圧電膜12を積層形成する。具体的には、スパッタリング法により圧電材料を基板11上に成膜した後、所定のレジストパターンをマスクとして当該圧電材料膜をエッチングすることにより、所定の平面視形態を有する圧電膜12を形成する。圧電材料の成膜に際しては、必要に応じて、電極13におけるヒロックの発生を抑制するように成膜条件を調整する。例えば、前述の電極形成の際の基板温度との差が150℃以下となるように、圧電材料成膜時における基板11の加熱温度を、例えば150～200℃に通常よりも低く設定する。このような温度調整手法を採用すると、本圧電膜形成において、電極13の熱膨張を抑制し、従って、電極13におけるヒロックの発生および成長を抑制することが可能となる。このような温度調整手法に代えて又はこれと共に、成膜速度やスパッタガス圧力などを調整してもよい。

【0035】

次に、図4(c)に示すように圧電膜12上に電極14を形成するとともに、端子16(図4(c)には図示せず)を形成する。これらの形成においては、まず、基板11の表面および圧電膜12の表面にわたって所定の導電材料を成膜する。成膜手法としては、スパッタリング法や蒸着法を採用することができる。次に、導電膜上にレジストパターンを形成する。このレジストパターンは、当該導電膜において電極14および端子16へと加工される箇所をマスクするためのものである。次に、当該レジストパターンをマスクとして、導電膜をエッチングする。これにより、電極14および端子16を形成することができる。

【0036】

電極14および端子16の形成においては、スパッタリング法を利用した上述のような手法に代えて、印刷法を利用してもよい。印刷法においては、まず、基板11の表面および圧電膜12の表面に対して所定のマスクを介して例えばAgペーストを印刷ないし塗布する。次に、マスクを除去した後、当該Agペーストを焼結ないしアニール処理してペースト中の溶剤を蒸散させる。このようにして、Agよりなる電極14および端子16を形成することができる。

【0037】

以上のようにして、圧電素子Xを製造することができる。上述の製造方法によると、図4(b)を参照して上述した圧電膜形成工程では、基板11上に既に形成されている電極13におけるヒロックの発生および成長を抑制しつつ、圧電膜12を形成するための圧電材料を成膜することができ、電極13におけるヒロック発生率を0.1%以下に設定することが可能である。

【0038】

圧電素子Xにおいては、圧電膜12の厚さ h と、電極14における複数の枝電極14bの電極周期 λ_1 とが、 $0.005 \leq h/\lambda_1 \leq 0.1$ を満たすように設定されている。これとともに、電極13において、電気機械変換効率の低下を招来すると考えられるヒロックの発生率は、0.1%以下に設定されている。したがって、圧電素子Xにおいては、高い電気機械変換効率を達成することができる。

【0039】

図5および図6は、本発明の第2の実施形態に係る圧電素子X'を表す。図5は、圧電素子X'の平面図であり、図6は、図5の線VI-VIに沿った断面図である。圧電素子X'は、基板11と、圧電膜12と、電極23、24とを備え、表面弾性波を励振および受振することができるように構成されている。圧電素子X'は、電極13、14に代えて電極

23, 24を有する点において、圧電素子Xと異なる。基板11および圧電膜12については第1の実施形態に関して上述したのと同様である。

【0040】

電極23は、基板11および圧電膜12の間に介在し、基部23aおよび複数の枝電極23bからなる櫛歯構造を有する。複数の枝電極23bは、基部23aから延出し、且つ、相互に平行である。相互に平行な複数の枝電極23bの各々については、図5に示すような直線状に代えて屈曲状または湾曲状としてもよい。電極23の厚さは例えば300～600nmであり、各枝電極23bの幅 d_2 は例えば40～60 μm であり、枝電極23bの電極周期（電極ピッチ） λ_2 は例えば100～150 μm である。圧電膜12の厚さ h 、および、枝電極23bの電極周期 λ_2 は、 $0.005 \leq h/\lambda_2 \leq 0.1$ を満たすように設定されている。また、電極23には、外部に露出する部位を有する端子25が連続している。

【0041】

電極23におけるヒロック発生率は0.1%以下に設定されている。また、電極23は、例えばAl合金などの金属材料よりなる。電極23の構成材料としてAl合金を採用する場合、当該Al合金は、好ましくは、Ti, Cr, Ni, Cu, Zn, Pd, Ag, Hf, W, Pt, およびAuからなる群より選択される金属を0.1～3wt%含有する。このようなAl合金よりなる電極23は、例えば純粋なAlよりも熱膨張しにくいので、電極23でのヒロックの発生および成長を抑制してヒロック発生率を0.1%以下に設定するうえで好適である。

【0042】

電極24は、圧電膜12の上に設けられており、所定の導電材料よりなる。電極24の構成材料としては、電極23のそれと同一のものを採用してもよい。電極24の厚さは、例えば300～600nmである。また、電極24は、圧電膜12を介して各枝電極23bに対向し、電極24には端子26が連続している。

【0043】

図7は、圧電素子X'の製造方法を表す。圧電素子X'の製造においては、まず、基板11の上に、図7(a)に示すように電極23を形成するとともに、端子25（図7には図示せず）を形成する。基板11の表面に対しては、圧電素子Xの製造過程において電極13および端子15を形成する際の前処理として上述したのと同様に、後述の圧電膜形成に際して電極23におけるヒロックの発生を抑制するための清浄処理を、電極23および端子25を設ける前に必要に応じて施しておく。

【0044】

電極23および端子25の形成においては、まず、例えばスパッタリング法または蒸着法により、基板11の上に所定の金属材料を成膜する。当該金属材料の成膜に際しては、圧電素子Xの製造過程における電極13および端子15の形成に際しての基板11への金属材料の成膜に関して上述したのと同様に、必要に応じて、後述の圧電膜形成に際して電極23におけるヒロックの発生を抑制するように、成膜条件を調整する。次に、当該金属膜上にレジストパターンを形成する。このレジストパターンは、金属膜において電極23および端子25へと加工される箇所をマスクするためのものである。次に、当該レジストパターンをマスクとして、金属膜をエッチングする。このようにして、基板11上において電極23および端子25を形成することができる。電極23を形成した後、好ましくは、例えば逆スパッタリング法により、電極23の表面をエッチング処理する。

【0045】

圧電素子X'の製造においては、次に、図7(b)に示すように、基板11上に圧電膜12を積層形成する。具体的には、スパッタリング法により圧電材料を基板11上に成膜した後、所定のレジストパターンをマスクとして当該圧電材料膜をエッチングすることにより、所定の平面視形態を有する圧電膜12を形成する。圧電材料の成膜に際しては、圧電素子Xの製造過程における圧電材料の成膜に関して上述したのと同様に、必要に応じて、電極23におけるヒロックの発生を抑制するように成膜条件を調整する。

【0046】

次に、図7(c)に示すように圧電膜12上に電極24を形成するとともに、端子26(図7(c)には図示せず)を形成する。具体的には、圧電素子Xの製造過程における電極14および端子16の形成に関して上述したのと同様である。

【0047】

以上のようにして、圧電素子X'を製造することができる。上述の製造方法によると、図7(b)を参照して上述した圧電膜形成工程では、基板11上に既に形成されている電極23におけるヒロックの発生および成長を抑制しつつ、圧電膜12を形成するための圧電材料を成膜することができ、電極23におけるヒロック発生率を0.1%以下に設定することが可能である。

【0048】

圧電素子X'においては、圧電膜12の厚さhと、電極23の複数の枝電極23bの電極周期 λ_2 とが、 $0.005 \leq h/\lambda_2 \leq 0.1$ を満たすように設定されている。これとともに、電極23において、電気機械変換効率の低下を招来すると考えられるヒロックの発生率は、0.1%以下に設定されている。したがって、圧電素子X'においては、高い電気機械変換効率を達成することができる。

【0049】

図8および図9は、本発明の第3の実施形態に係るタッチパネル装置Yを表す。タッチパネル装置Yは、基板31と、圧電膜32と、電極33A~33D、34A~34Dとを備え、SAW方式タッチパネル装置として構成されている。圧電膜32は、図の明確化の観点より仮想線で表す。

【0050】

基板31は、表面弾性波が伝搬する媒体であり、検出領域31aおよび周縁領域31bを有する透明基板である。図の明確化の観点より、検出領域31aおよび周縁領域31bの境界付近を点線で表す。基板31は、例えば透明なガラス基板などの非圧電基板であり、例えば0.7~1.1mmの厚さを有する。検出領域31aは、タッチパネル装置Yにおける検出対象領域であり、本実施形態では矩形である。周縁領域31bは、検出領域31aの周囲を囲み、タッチパネル装置Yの後述の励振手段および受振手段が設けられている領域である。

【0051】

圧電膜32は、基板31の周縁領域31bに設けられており、第1の実施形態における圧電膜12と同様に、圧電効果および逆圧電効果を示す圧電材料からなる。圧電膜32の厚さhは、例えば1.0~3.0 μ mである。

【0052】

電極33A~33Dは、基板31および圧電膜32の間に介在し、電極33A~33Dにおけるヒロック発生率は0.1%以下に設定されている。また、電極33A~33Dは、例えばAl合金などの金属材料よりなる。電極33A~33Dの構成材料としてAl合金を採用する場合、当該Al合金は、好ましくは、Ti, Cr, Ni, Cu, Zn, Pd, Ag, Hf, W, Pt, およびAuからなる群より選択される金属を0.1~3wt%含有する。電極33A~33Dの厚さは、例えば300~600nmである。電極33A~33Dには、各々、対応する端子35A~35Dが連続している。端子35A~35Dは、各々、外部に露出する部位を有する。

【0053】

電極34A~34Dは、圧電膜32の上に設けられており、各々、基部34aおよび複数の枝電極34bからなる櫛歯構造を有する。同一の電極に属する複数の枝電極34bは、同一の基部34aから延出し、且つ、相互に平行である。

【0054】

本実施形態では、相互に平行な複数の枝電極34bは、各々、相対的に検出領域31aに近い内側部34b'および相対的に検出領域31aから遠い外側部34b''を有し、これらは異なる所定の方向に延びている。すなわち、枝電極34bは、所定の角度で屈曲し

ている。屈曲角度は、矩形状の検出領域 31a を規定する隣接辺の比率に応じて決定されている。例えば、検出領域 31a が正方形である場合、即ち隣接辺の比率が 1:1 である場合、屈曲角度は 45° である。また、枝電極 34b は、圧電膜 32 を介して電極 33A ~ 33D に対向している。

【0055】

電極 34 の厚さは例えば 300 ~ 600 nm であり、各枝電極 34b の幅 d_3 (図 9 に示す) は例えば 40 ~ 60 μm である。また、枝電極 34b の内側部 34b' の電極周期 λ_3 (図 9 に示す) および外側部 34b'' の電極周期 λ_4 (図 9 に示す) は、上述の電極周期 λ_1 と同様に、例えば 100 ~ 150 μm である。単一の電極において、電極周期 λ_3 および電極周期 λ_4 は、タッチパネル装置 Y の駆動手法に応じて、同一に又は相違して設定されている。また、電極 34A ~ 34D の間で、電極周期 λ_3 および/または電極周期 λ_4 は、タッチパネル装置 Y の駆動手法に応じて、同一に又は相違して設定されている。上述の圧電膜 32 の厚さ h および電極周期 λ_3 は、 $0.005 \leq h/\lambda_3 \leq 0.1$ を満たすように設定されている。同様に、圧電膜 32 の厚さ h および電極周期 λ_4 は、 $0.005 \leq h/\lambda_4 \leq 0.1$ を満たすように設定されている。

【0056】

電極 34A ~ 34D は所定の導電材料よりなる。電極 34A ~ 34D の構成材料としては、電極 33A ~ 33D のそれと同一のものを採用してもよい。また、電極 34A ~ 34D には、各々、対応する端子 36A ~ 36D が連続している。

【0057】

タッチパネル装置 Y は、基板 31 の周縁領域 31b にて、第 1 の実施形態に係る 4 つの圧電素子 X (圧電素子 XA ~ XD) を具備する。具体的には、電極対 33A, 34A、電極対 33B, 34B、電極対 33C, 34C、および電極対 33D, 34D は、各々、圧電素子 X の電極対 13, 14 に相当し、各電極対間に挟まれる圧電膜 32 は、4 つの圧電素子 X の 4 つの圧電膜 12 を包含し、これらを支持する基板 31 は、4 つの圧電素子 X の 4 つの基板 11 を包含する。また、端子 35A ~ 35D および端子 36A ~ 36D は、各々、圧電素子 X の端子 15 および端子 16 に相当する。このような 4 つの圧電素子 X を含むタッチパネル装置 Y は、図 4 を参照して上述した圧電素子 X の製造方法を利用して製造することができる。

【0058】

タッチパネル装置 Y の作動時には、例えば、相対向する 2 つの圧電素子 XA, XC が異なるタイミングで間欠的に励振駆動される。

【0059】

圧電素子 XA は、端子 35A, 36A を介して電極 33A, 34A の間に交流電圧が印加されることにより励振駆動される。励振駆動中、圧電素子 XA にて所定周波数の 2 種類の表面弾性波 (SAW) f_1 , f_2 (図 8 では検出領域 31a にのみ図示する) が励振される。SAW f_1 は、圧電素子 XA における枝電極 34b の内側部 34b' に直交する方向に伝搬するように励振される。SAW f_2 は、枝電極 34b の外側部 34b'' に直交する方向に伝搬するように励振される。

【0060】

SAW f_1 は、基板 31 の主に検出領域 31a を伝搬した後、圧電素子 XD における複数の内側部 34b' にて受振される。その結果、圧電素子 XD からその端子 35D, 36D を介して受振信号が出力される。この信号は、実質的に、圧電素子 XD における図中上端の内側部 34b' が SAW f_1 を受振してから、図中下端の内側部 34b' が SAW f_1 を受振するまで、出力される。

【0061】

SAW f_2 は、基板 31 の主に検出領域 31a を伝搬した後、圧電素子 XB における複数の外側部 34b'' にて受振される。その結果、圧電素子 XB からその端子 35B, 36B を介して受振信号が出力される。この信号は、実質的に、圧電素子 XB における図中上端の外側部 34b'' が SAW f_2 を受振してから、図中下端の外側部 34b'' が SAW f_2

2を受振するまで、出力される。

【0062】

一方、圧電素子XCは、端子35C、36Cを介して電極33C、34Cの間に交流電圧が印加されることにより励振駆動される。励振駆動中、圧電素子XCにて所定周波数の2種類のSAWf3、f4（図8では検出領域31aにのみ図示する）が励振される。SAWf3は、圧電素子XCにおける枝電極34bの内側部34b'に直交する方向に伝搬するように励振される。SAWf4は、枝電極34bの外側部34b''に直交する方向に伝搬するように励振される。圧電素子XCのこのような励振駆動は、例えば、圧電素子XB、XDからの上述の受振信号出力が終了した直後に行われる。

【0063】

SAWf3は、基板31の主に検出領域31aを伝搬した後、圧電素子XBにおける複数の内側部34b'にて受振される。その結果、圧電素子XBからその端子35B、36Bを介して受振信号が出力される。この信号は、実質的に、圧電素子XBにおける図中下端の内側部34b'がSAWf3を受振してから、図中上端の内側部34b'がSAWf3を受振するまで、出力される。

【0064】

SAWf4は、基板31の主に検出領域31aを伝搬した後、圧電素子XDにおける複数の外側部34b''にて受振される。その結果、圧電素子XDからその端子35D、36Dを介して受振信号が出力される。この信号は、実質的に、圧電素子XDにおける図中下端の外側部34b''がSAWf4を受振してから、図中上端の外側部34b''がSAWf4を受振するまで、出力される。

【0065】

タッチパネル装置Yの作動時においては、圧電素子XAによるSAWf1、f2の励振から、SAWf3、f4の受振に基づく圧電素子XB、XDからの受振信号の出力までの、上述のような一連の動作が、繰り返される。

【0066】

タッチパネル装置Yの作動時において、基板31の検出領域31aのいずれかの位置に指などが接触していると、SAWf1～f4の振幅は、当該位置を通過する場合に当該位置にて減衰する。振幅が減衰したSAWに基づいて圧電素子XB、XDから出力される受振信号の出力レベルは低下するので、当該受振信号において出力レベルが低下する時を検知および解析することにより、検出領域31aにおける接触位置が特定ないし検出される。

【0067】

タッチパネル装置Yを作動させるためには、励振手段として圧電素子XA、XCに代えて圧電素子XB、XDを利用し、受振手段として圧電素子XB、XDに代えて圧電素子XA、XCを利用することもできる。

【0068】

タッチパネル装置Yは、励振手段および受振手段として、高い電気機械変換効率を有する第1の実施形態の圧電素子X（圧電素子XA～XD）を備える。このようなタッチパネル装置Yは、駆動電圧の低減や検出精度の向上を図るうえで好適である。

【0069】

図10および図11は、本発明の第4の実施形態に係るタッチパネル装置Y'を表す。タッチパネル装置Y'は、基板31と、圧電膜32と、電極43A～43D、44A～44Dとを備え、SAW方式タッチパネル装置として構成されている。タッチパネル装置Y'は、電極33A～33D、34A～34Dに代えて電極43A～43D、44A～44Dを有する点において、タッチパネル装置Yと異なる。基板31および圧電膜32については、タッチパネル装置Yに関して上述したのと同様である。

【0070】

電極43A～43Dは、基板31および圧電膜32の間に介在し、各々、基部43aおよび複数の枝電極43bからなる櫛歯構造を有する。同一の電極に属する複数の枝電極4

3 b は、同一の基部 4 3 a から延出し、且つ、相互に平行である。枝電極 4 3 b は、その大部分が電極 4 4 A ~ 4 4 D より下方に位置するが、図の明確化の観点より全体を実線で表す。本実施形態では、相互に平行な複数の枝電極 4 3 b は、各々、相対的に検出領域 3 1 a に近い内側部 4 3 b' および相対的に検出領域 3 1 a から遠い外側部 4 3 b'' を有し、これらは異なる所定の方向に延びている。すなわち、枝電極 4 3 b は、所定の角度で屈曲している。屈曲角度は、矩形状の検出領域 3 1 a を規定する隣接辺の比率に応じて決定されている。例えば、検出領域 3 1 a が正方形である場合、即ち隣接辺の比率が 1 : 1 である場合、屈曲角度は 45° である。

【0071】

電極 4 3 の厚さは例えば $300 \sim 600 \text{ nm}$ であり、各枝電極 4 3 b の幅 d_4 (図 1 1 に示す) は例えば $40 \sim 60 \mu\text{m}$ である。また、枝電極 4 3 b の内側部 4 3 b' の電極周期 λ_5 (図 1 1 に示す) および外側部 4 3 b'' の電極周期 λ_6 (図 1 1 に示す) は、上述の電極周期 λ_2 と同様に、例えば $100 \sim 150 \mu\text{m}$ である。単一の電極において、電極周期 λ_5 および電極周期 λ_6 は、タッチパネル装置 Y' の駆動手法に応じて、同一に又は相違して設定されている。また、電極 4 3 A ~ 4 3 D の間で、電極周期 λ_5 および/または電極周期 λ_6 は、タッチパネル装置 Y の駆動手法に応じて、同一に又は相違して設定されている。上述の圧電膜 3 2 の厚さ h および電極周期 λ_5 は、 $0.005 \leq h/\lambda_5 \leq 0.1$ を満たすように設定されている。同様に、圧電膜 3 2 の厚さ h および電極周期 λ_6 は、 $0.005 \leq h/\lambda_6 \leq 0.1$ を満たすように設定されている。

【0072】

電極 4 3 A ~ 4 3 D におけるヒロック発生率は 0.1% 以下に設定されている。また、電極 4 3 A ~ 4 3 D は、例えば A l 合金などの金属材料よりなる。電極 4 3 A ~ 4 3 D の構成材料として A l 合金を採用する場合、当該 A l 合金は、好ましくは、T i, C r, N i, C u, Z n, P d, A g, H f, W, P t, および A u からなる群より選択される金属を $0.1 \sim 3 \text{ wt}\%$ 含有する。電極 4 3 A ~ 4 3 D の厚さは、例えば $300 \sim 600 \text{ nm}$ である。電極 4 3 A ~ 4 3 D には、各々、対応する端子 4 5 A ~ 4 5 D が連続している。端子 4 5 A ~ 4 5 D は、各々、外部に露出する部位を有する。

【0073】

電極 4 4 A ~ 4 4 D は、各々、圧電膜 3 2 の上に設けられており、所定の導電材料よりなる。電極 4 4 A ~ 4 4 D の構成材料としては、電極 4 3 A ~ 4 3 D のそれと同一のものを採用してもよい。電極 4 4 A ~ 4 4 D の厚さは、例えば $300 \sim 600 \text{ nm}$ である。また、電極 4 4 A ~ 4 4 D は、圧電膜 3 2 を介して枝電極 4 3 b に対向している。電極 4 4 A ~ 4 4 D には、各々、対応する端子 4 6 A ~ 4 6 D が連続している。

【0074】

タッチパネル装置 Y' は、基板 3 1 の周縁領域 3 1 b にて、第 2 の実施形態に係る 4 つの圧電素子 X' (圧電素子 X A' ~ X D') を具備する。具体的には、電極対 4 3 A, 4 4 A、電極対 4 3 B, 4 4 B、電極対 4 3 C, 4 4 C、および電極対 4 3 D, 4 4 D は、各々、圧電素子 X' の電極対 2 3, 2 4 に相当し、各電極対間に挟まれる圧電膜 3 2 は、4 つの圧電素子 X' の 4 つの圧電膜 1 2 を包含し、これらを支持する基板 3 1 は、4 つの圧電素子 X' の 4 つの基板 1 1 を包含する。また、端子 4 5 A ~ 4 5 D および端子 4 6 A ~ 4 6 D は、各々、圧電素子 X' の端子 2 5 および端子 2 6 に相当する。このような 4 つの圧電素子 X' を含むタッチパネル装置 Y' は、図 7 を参照して上述した圧電素子 X' の製造方法を利用して製造することができる。

【0075】

タッチパネル装置 Y' を作動させるためには、励振手段として圧電素子 X A', X C' を励振駆動するとともに受振手段として圧電素子 X B', X D' を利用するか、或は、励振手段として圧電素子 X B', X D' を励振駆動するとともに受振手段として圧電素子 X A', X C' を利用する。具体的には、タッチパネル装置 Y の動作手法に関して圧電素子 X A ~ X D について上述したのと同様である。

【0076】

タッチパネル装置 Y' は、励振手段および受振手段として、高い電気機械変換効率を有する第 2 の実施形態の圧電素子 X' (圧電素子 X A' ~ X D') を備える。このようなタッチパネル装置 Y' は、駆動電圧の低減や検出精度の向上を図るうえで好適である。

【実施例 1】

【0077】

〔SAWフィルタの作製〕

図 12 に示すような、2 つの圧電素子 X からなる正規対向型のトランスバーサル SAW フィルタを作製した。このフィルタを構成する本実施例の各圧電素子 X は、第 1 の実施形態に係るものである。

【0078】

フィルタの作製においては、まず、第 1 成膜工程において、スパッタリング法により、2.0 wt % の Cu を含有する Al 合金をガラス基板 11 上に成膜することによって、厚さ 300 nm の Al 合金膜を形成した。本スパッタリングでは、Cu を 2.0 wt % 含有する Al 合金ターゲットを用い、スパッタガスとして Ar を使用し、スパッタガス圧力を 0.5 Pa とし、放電電力を 1 kW とした。次に、所定のレジストパターンをマスクとして Al 合金膜をエッチングすることにより、当該 Al 合金膜をパターンニングした。このようにして、基板 11 上において、電極 13 および端子 15 を形成した。この後、Ar プラズマを利用した逆スパッタリング法により、電極 13 の表面をエッチング処理した。

【0079】

次に、第 2 成膜工程において、スパッタリング法により、基板 11 上に ZnO を成膜することによって、厚さ 2.2 μ m の圧電材料膜を形成した。具体的には、ZnO 焼結体ターゲットを用い、スパッタガスとして Ar ガスおよび O₂ ガスを使用して行う反応性スパッタリングにより、基板上に ZnO を成膜した。本スパッタリングでは、Ar ガスおよび O₂ ガスの流量比を 4 : 1 とし、スパッタガス圧力を 0.3 Pa とし、放電電力を 3 kW とし、基板 11 の温度を 300 °C とし、成膜時間を 20 分とした。この後、所定のレジストパターンをマスクとして圧電材料膜をエッチングすることにより、当該圧電材料膜をパターンニングした。このようにして、圧電膜 12 を形成した。

【0080】

次に、第 3 成膜工程において、スパッタリング法により、基板 11 の表面および圧電膜 12 の表面にわたって Al 合金を成膜することによって、厚さ 300 nm の Al 合金膜を形成した。本スパッタリングでは、Cu を 2.0 wt % 含有する Al 合金ターゲットを用い、スパッタガスとして Ar を使用し、スパッタガス圧力を 0.5 Pa とし、放電電力を 1 kW とした。次に、所定のレジストパターンをマスクとして Al 合金膜をエッチングすることにより、当該 Al 合金膜をパターンニングした。このようにして、基部 14 a および複数の平行な枝電極 14 b を有する電極 14 ならびに端子 16 を形成した。本実施例では、枝電極 14 b の幅 d_1 は 44 μ m とし、枝電極 14 b の電極周期 λ_1 は 110 μ m とした。

【0081】

以上の方法により、本実施例に係る複数のフィルタを作製した。このフィルタにおける各圧電素子 X の圧電膜 12 の厚さ h 、および、枝電極 14 b の電極周期 λ_1 は、 $0.005 \leq h / \lambda_1 \leq 0.1$ という条件を満たす。

【0082】

〔ヒロック発生率の測定〕

上述のフィルタ作製過程における第 1 成膜工程と同一の条件で、所定のガラス基板に、2.0 wt % の Cu を含有する Al 合金膜 (厚さ 300 nm) を形成した。次に、この Al 合金膜付きガラス基板を、300 °C で 20 分間、加熱処理に付した。本加熱処理での加熱温度および加熱時間は、上述の第 2 成膜工程における基板加熱温度および成膜時間と同一である。すなわち、本加熱処理では、上述のフィルタ作製過程においてヒロックが発生および成長し得る工程の環境を模擬的に設定したのである。このようにして作製したサンプルの Al 合金膜表面を原子力間顕微鏡 (AFM) により観察し、ヒロック発生率を測

定した。その結果、本サンプルのAl合金膜におけるヒロック発生率は、0.01%であった。したがって、本実施例の圧電素子Xの電極13におけるヒロック発生率も0.01%と考えられる。

【0083】

〔挿入損失の測定〕

本実施例のフィルタについて、入力信号と出力信号の間の挿入損失を測定した。その結果、本実施例のフィルタの挿入損失は-12dBであった。この結果は図13のグラフに示す。図13のグラフでは、ヒロック発生率(%)を横軸にて対数目盛りで表し、挿入損失(dB)を縦軸にて表す。

【実施例2】

【0084】

第1成膜工程において、2.0wt%のCuを含有するAl合金に代えて1.0wt%のCuを含有するAl合金を成膜した以外は、実施例1と同様の方法により、本実施例のフィルタを作製した。したがって、本実施例のフィルタでは、電極13は、1.0wt%のCuを含有するAl合金よりなる。本実施例のフィルタにおいては、圧電膜12の厚さhは2.2μmであり、枝電極14bの電極周期 λ_1 は110nmであり、 $0.005 \leq h/\lambda_1 \leq 0.1$ が成立する。本実施例に係る電極13について、実施例1と同様にして、サンプルに基づいてヒロック発生率を測定しところ、0.009%であった。また、本実施例のフィルタについて、実施例1と同様に挿入損失を測定したところ、-11dBであった。この結果は、図13のグラフに示す。

【比較例1~3】

【0085】

第1成膜工程において、2.0wt%のCuを含有するAl合金に代えて、純Al(比較例1)、1.0wt%のSiを含有するAl合金(比較例2)、0.5wt%のSiを含有するAl合金(比較例3)を成膜した以外は、実施例1と同様の方法により、比較例1~3のフィルタを作製した。したがって、比較例1~3のフィルタでは、ガラス基板と圧電膜の間に介在する電極は、各々、純Al、1.0wt%Si含有Al合金、および0.5wt%Si含有Al合金よりなる。これら比較例のフィルタにおいては、圧電膜の厚さhは2.2μmであり、枝電極の電極周期 λ は110nmであり、 $0.005 \leq h/\lambda \leq 0.1$ が成立する。各比較例におけるガラス基板と圧電膜の間に介在する電極について、実施例1と同様にして、サンプルに基づいてヒロック発生率を測定しところ、30%(比較例1)、0.3%(比較例2)、および0.7%(比較例3)であった。また、各比較例のフィルタについて、実施例1と同様に挿入損失を測定したところ、-50dB(比較例1)、-42dB(比較例2)、および-48dB(比較例3)であった。これらの結果は、図13のグラフに示す。

【実施例の評価】

【0086】

図13のグラフに示されるように、基板と圧電膜の間に介在する電極におけるヒロック発生率が0.1%以下の実施例1, 2のフィルタは、当該ヒロック発生率が0.1%より大きい比較例1~3のフィルタよりも挿入損失が小さい。これは、基板と圧電膜の間に介在する電極が1.0wt%または2.0wt%のCuを含有するAl合金よりなる場合には、当該電極におけるヒロック発生率が0.1%以下に設定され、当該電極が純Alよりなる場合、および、当該電極が所定濃度のSiを含有するAl合金よりなる場合よりも、圧電素子における電気機械変換効率が高いためであると考えられる。

【0087】

以上のまとめとして、本発明の構成およびそのバリエーションを以下に付記として列挙する。

【0088】

(付記1) 基板と、圧電膜と、当該基板および圧電膜の間に介在する第1電極と、当該第1電極とは反対の側にて前記圧電膜に接する第2電極と、を備え、

前記第2電極は、基部、および、当該基部から延出し且つ相互に平行な複数の枝電極を有し、

前記第1電極は、前記圧電膜を介して前記複数の枝電極にわたって対向する部位を有し、

前記圧電膜の厚さを h とし、且つ、前記複数の枝電極の電極周期を λ とすると、 $0.05 \leq h/\lambda \leq 0.1$ が成立し、

前記第1電極におけるヒロック発生率は、0.1%以下である、圧電素子。

(付記2) 基板と、圧電膜と、当該基板および圧電膜の間に介在する第1電極と、当該第1電極とは反対の側にて前記圧電膜に接する第2電極と、を備え、

前記第1電極は、基部、および、当該基部から延出し且つ相互に平行な複数の枝電極を有し、

前記第2電極は、前記圧電膜を介して前記複数の枝電極にわたって対向する部位を有し、

前記圧電膜の厚さを h とし、且つ、前記複数の枝電極の電極周期を λ とすると、 $0.05 \leq h/\lambda \leq 0.1$ が成立し、

前記第1電極におけるヒロック発生率は、0.1%以下である、圧電素子。

(付記3) 前記第1電極は、Ti, Cr, Ni, Cu, Zn, Pd, Ag, Hf, W, Pt, およびAuからなる群より選択される金属を0.1~3wt%含有するAl合金よりなる、付記1または2に記載の圧電素子。

(付記4) 前記圧電膜は、MnがドーピングされているZnOよりなる、付記3に記載の圧電素子。

(付記5) 検出領域および当該検出領域を囲む周縁領域を含む基板と、

前記基板にて表面弾性波を励振するための、前記周縁領域に設けられている励振手段と、

前記検出領域を伝搬した表面弾性波を受振するための、前記周縁領域に設けられている受振手段と、を備え、

前記励振手段および/または前記受振手段は、基板、圧電膜、当該基板および圧電膜の間に介在する第1電極、並びに、当該第1電極とは反対の側にて前記圧電膜に接する第2電極を含み、

前記第2電極は、基部、および、当該基部から延出し且つ相互に平行な複数の枝電極を有し、

前記第1電極は、前記圧電膜を介して前記複数の枝電極にわたって対向する部位を有し、

前記圧電膜の厚さを h とし、且つ、前記複数の枝電極の電極周期を λ とすると、 $0.05 \leq h/\lambda \leq 0.1$ が成立し、

前記第1電極におけるヒロック発生率は0.1%以下である、タッチパネル装置。

(付記6) 検出領域および当該検出領域を囲む周縁領域を含む基板と、

前記基板にて表面弾性波を励振するための、前記周縁領域に設けられている励振手段と、

前記検出領域を伝搬した表面弾性波を受振するための、前記周縁領域に設けられている受振手段と、を備え、

前記励振手段および/または前記受振手段は、基板、圧電膜、当該基板および圧電膜の間に介在する第1電極、並びに、当該第1電極とは反対の側にて前記圧電膜に接する第2電極を含み、

前記第1電極は、基部、および、当該基部から延出し且つ相互に平行な複数の枝電極を有し、

前記第2電極は、前記圧電膜を介して前記複数の枝電極にわたって対向する部位を有し、

前記圧電膜の厚さを h とし、且つ、前記複数の枝電極の電極周期を λ とすると、 $0.05 \leq h/\lambda \leq 0.1$ が成立し、

前記第1電極におけるヒロック発生率は0.1%以下である、タッチパネル装置。

(付記7) 前記第1電極は、Ti, Cr, Ni, Cu, Zn, Pd, Ag, Hf, W, Pt, およびAuからなる群より選択される金属を0.1~3wt%含有するAl合金よりなる、付記5または6に記載のタッチパネル装置。

(付記8) 前記圧電膜は、MnがドーピングされているZnOよりなる、付記7に記載のタッチパネル装置。

【図面の簡単な説明】

【0089】

【図1】 本発明の第1の実施形態に係る圧電素子の平面図である。

【図2】 図1の線II-IIに沿った断面図である。

【図3】 基板上に設けられた電極の拡大図である。

【図4】 図1に示す圧電素子の製造方法を表す。各図は部分断面図である。

【図5】 本発明の第2の実施形態に係る圧電素子の平面図である。

【図6】 図5の線VI-VIに沿った断面図である。

【図7】 図5に示す圧電素子の製造方法を表す。各図は部分断面図である。

【図8】 本発明の第3の実施形態に係るタッチパネル装置を表す。

【図9】 図8に示すタッチパネル装置の部分拡大図である。

【図10】 本発明の第4の実施形態に係るタッチパネル装置を表す。

【図11】 図10のタッチパネル装置の部分拡大図である。

【図12】 図1に示す圧電素子を有するフィルタを表す。

【図13】 実施例1, 2および比較例1~3における各フィルタについて、挿入損失測定の結果を示す。

【符号の説明】

【0090】

X, X' 圧電素子

11 基板

12 圧電膜

13, 14, 23, 24 電極

14b, 23b 枝電極

Y, Y' タッチパネル装置

XA~XD 圧電素子

31 基板

31a 検出領域

31b 周縁領域

32 圧電膜

33A~33D, 34A~34D, 43A~43D, 44A~44D 電極

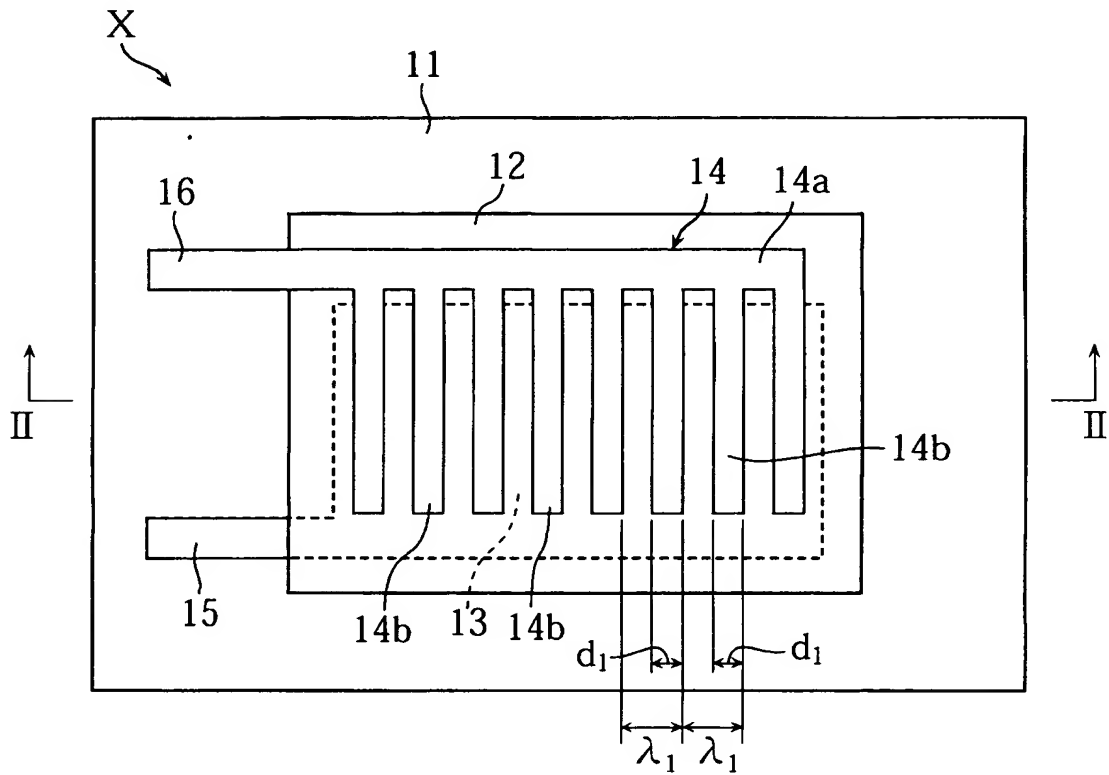
34b, 43b 枝電極

34b', 43b' 内側部

34b'', 43b'' 外側部

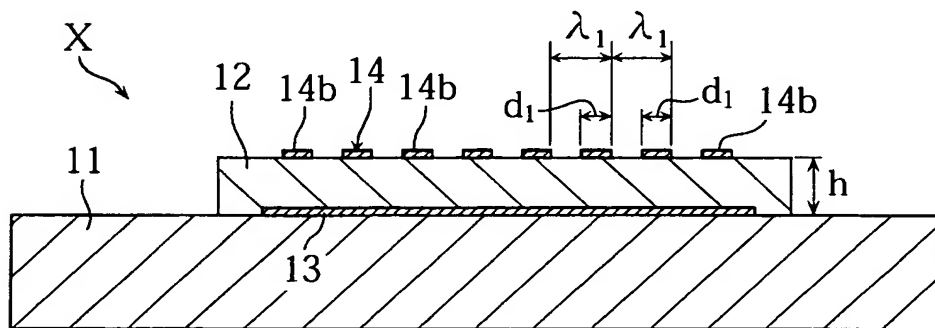
【書類名】 図面
【図 1】

第1の実施形態の圧電素子



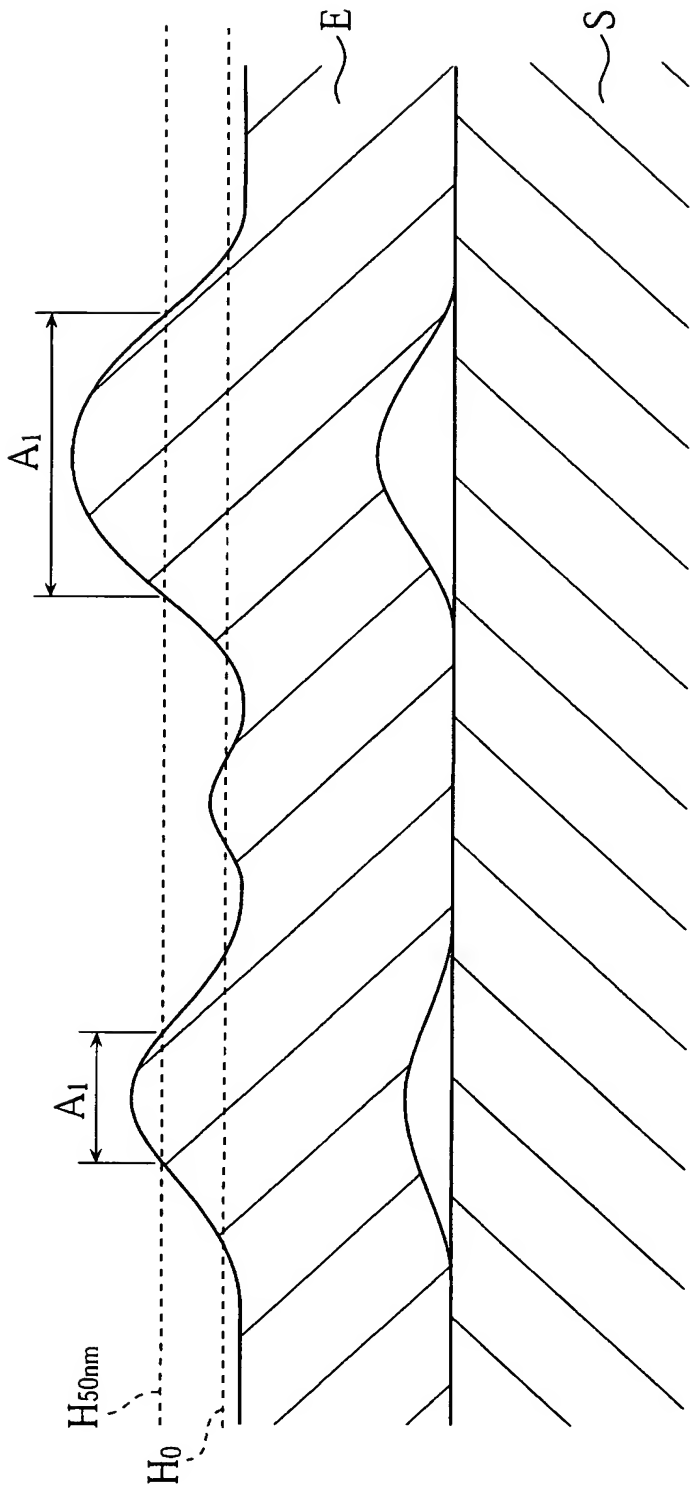
【図 2】

図1の線II-IIに沿った断面図



【図 3】

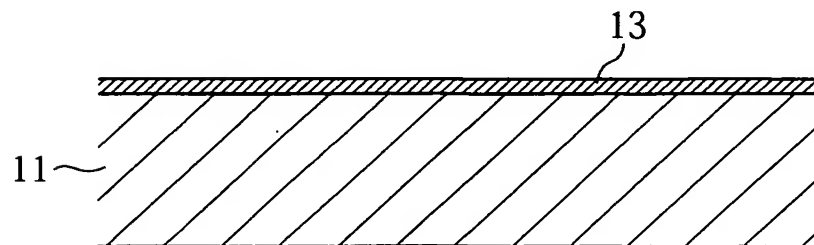
基板上の電極の拡大断面



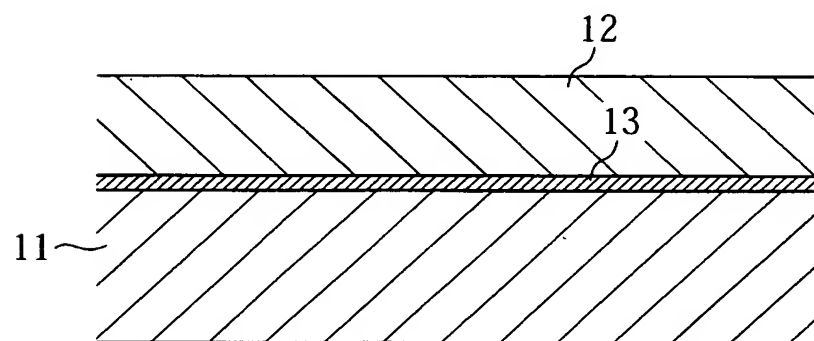
【図4】

図1の圧電素子の製造方法

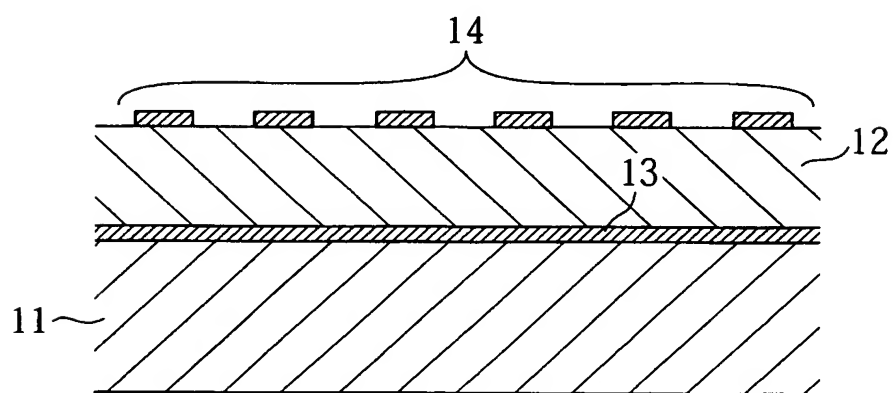
(a)



(b)

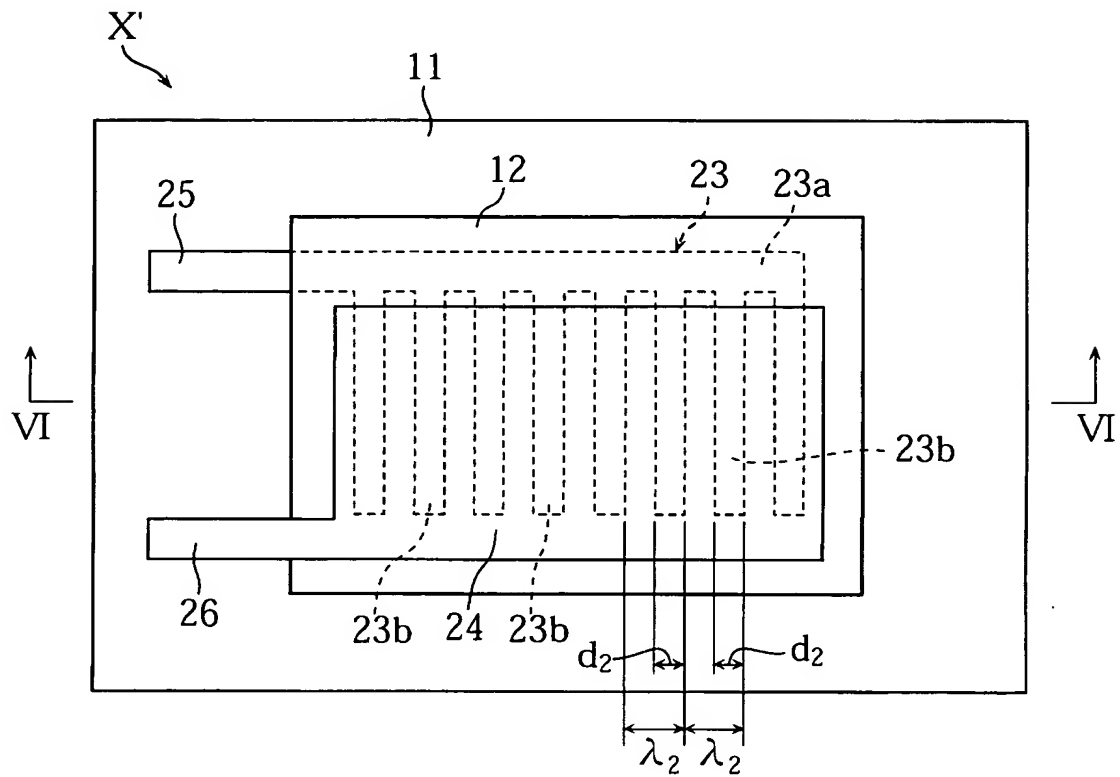


(c)



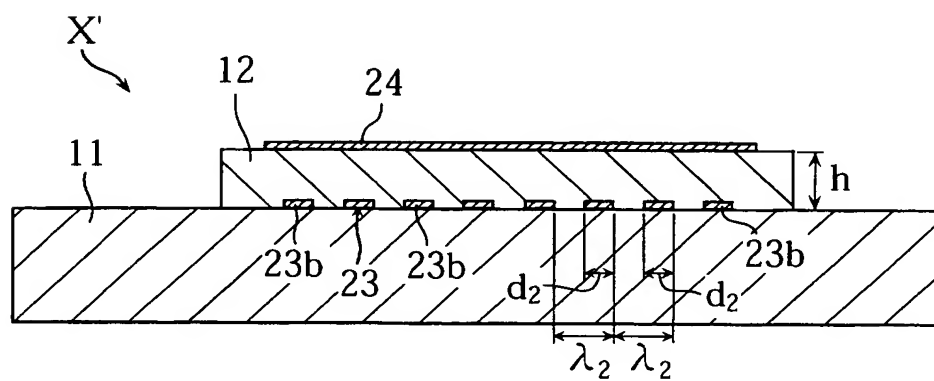
【図5】

第2の実施形態の圧電素子



【図6】

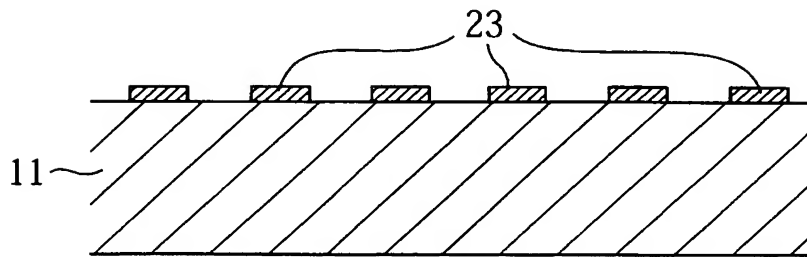
図5の線VI-VIに沿った断面図



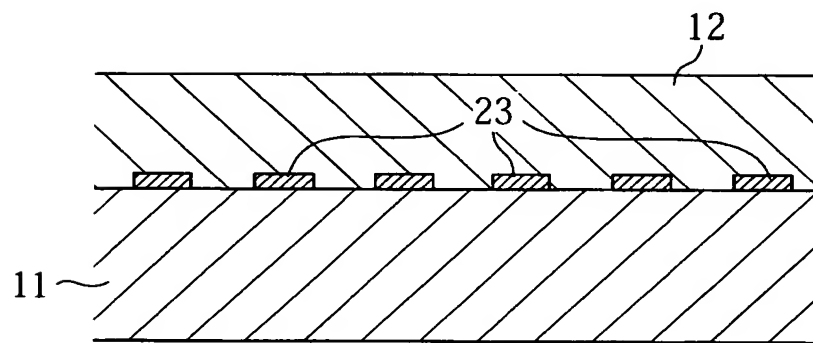
【図 7】

図5の圧電素子の製造方法

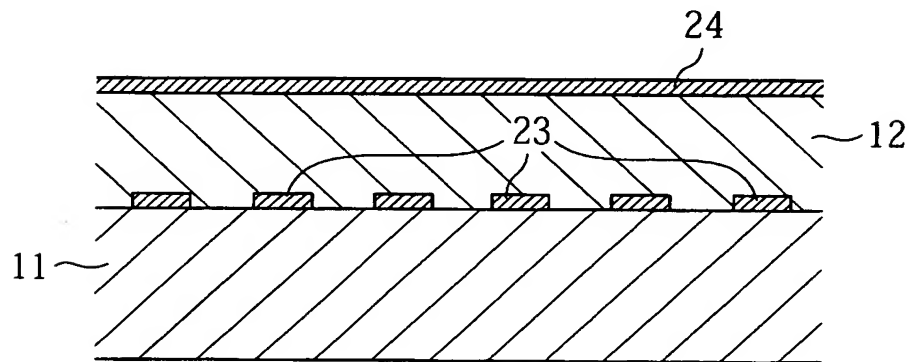
(a)



(b)

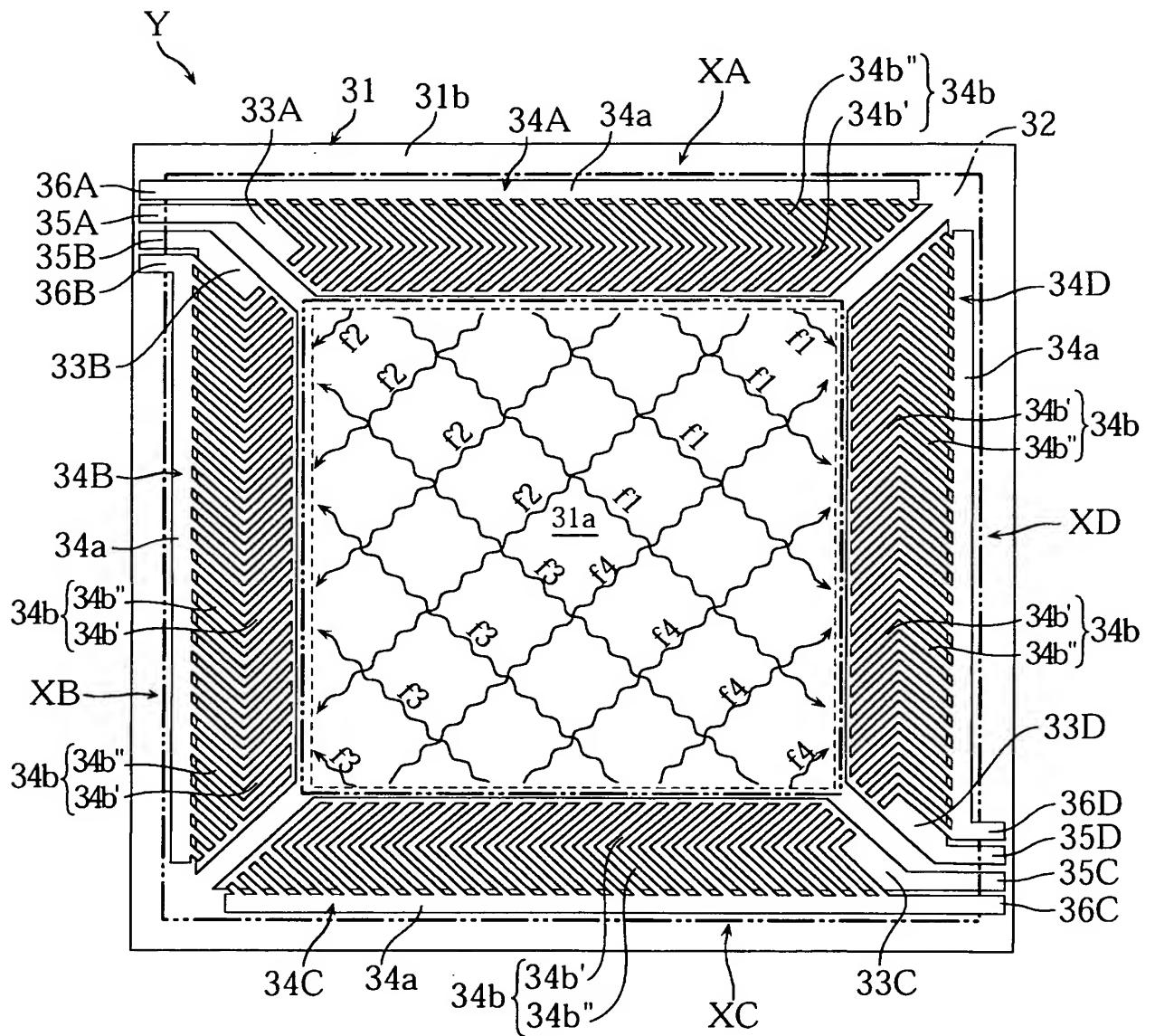


(c)



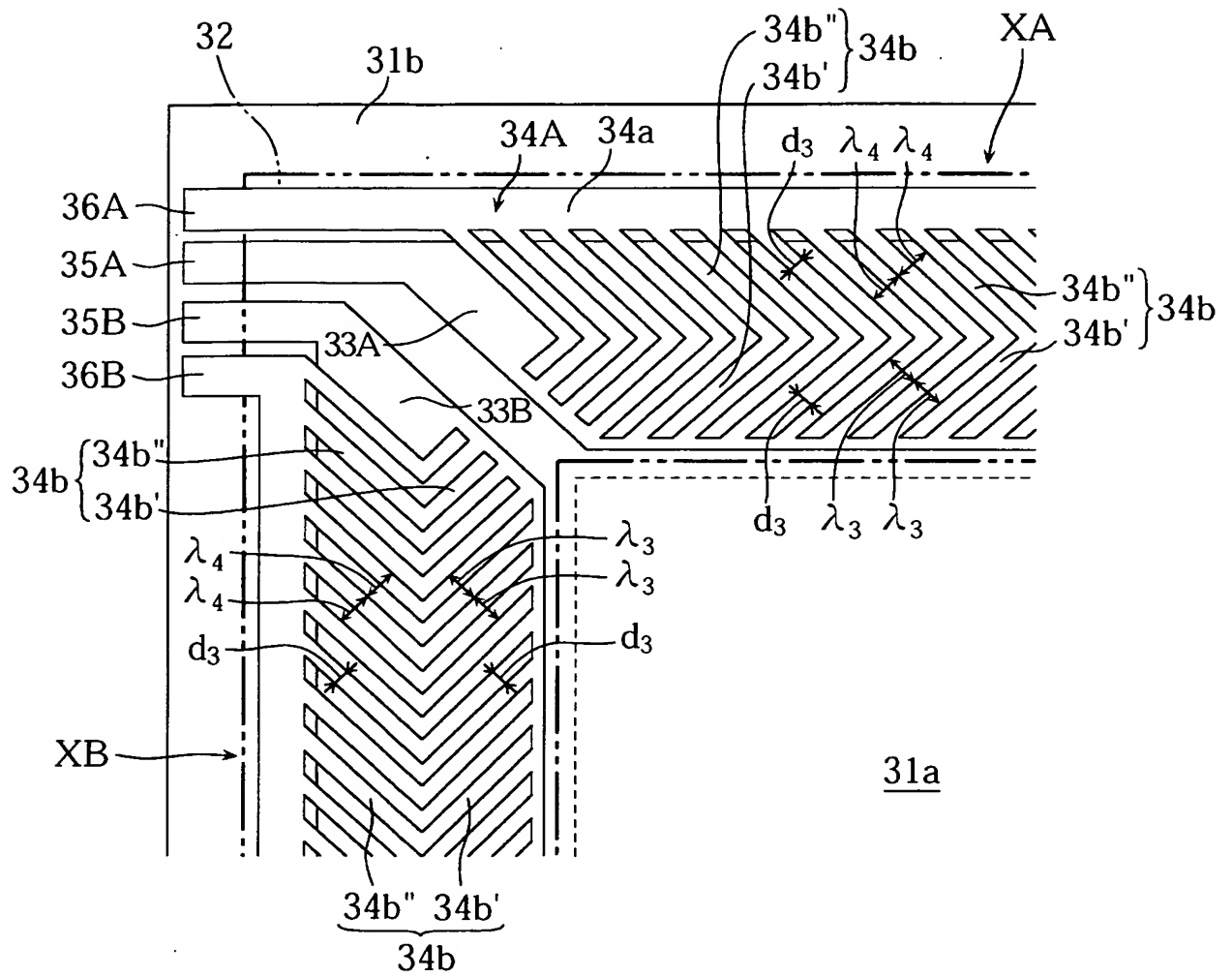
【図 8】

第3の実施形態のタッチパネル装置



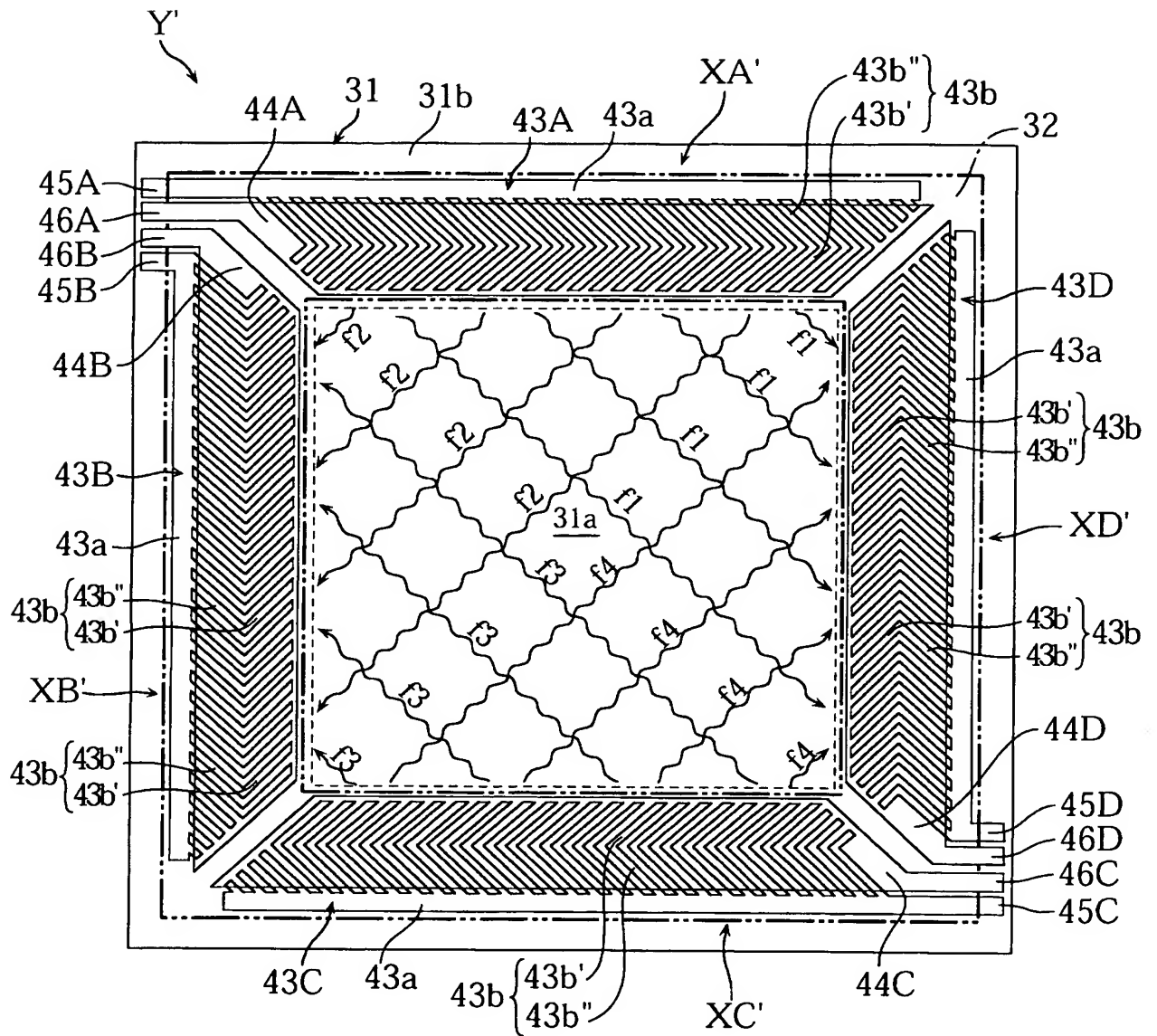
【図 9】

図8の部分拡大図



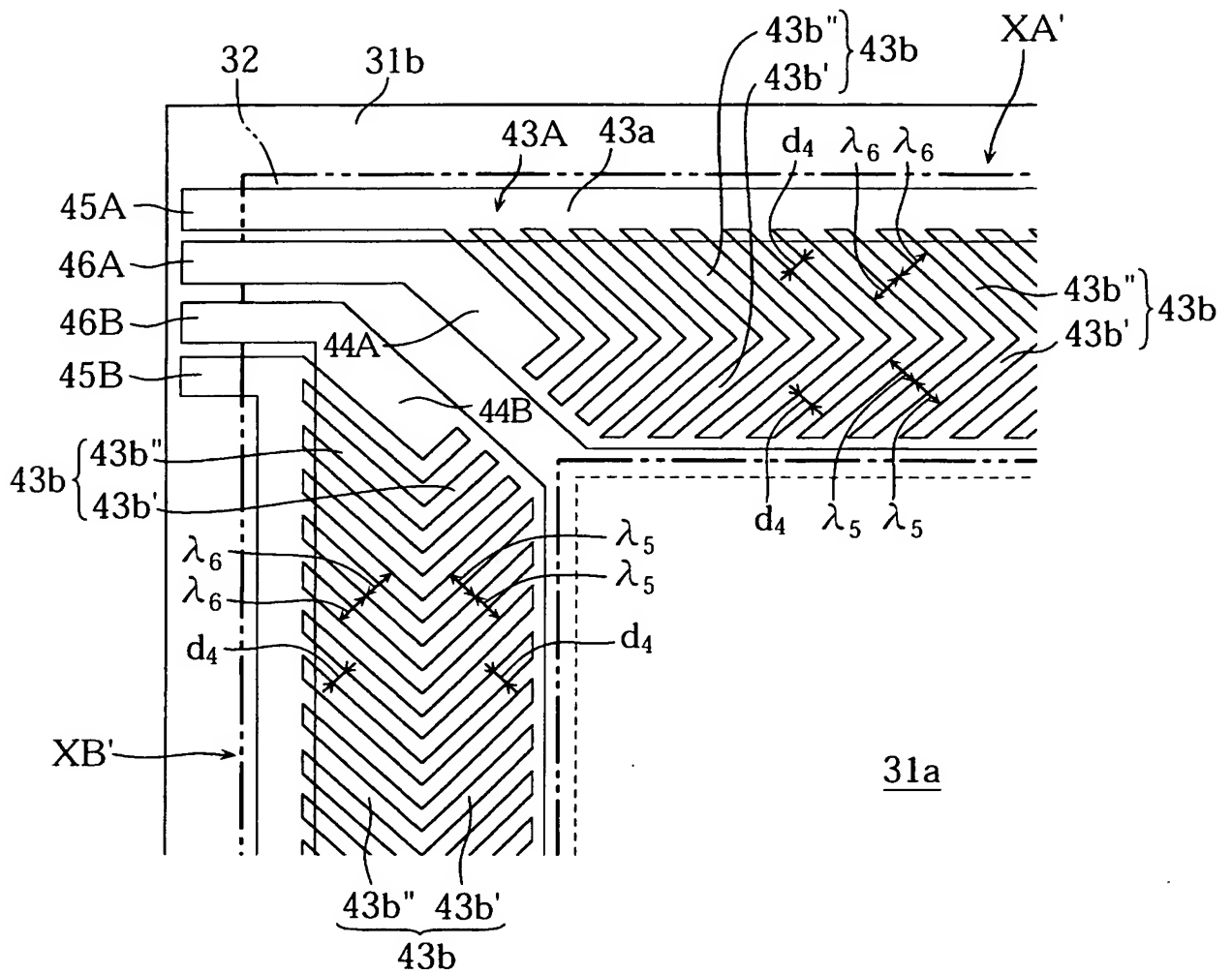
【図10】

第4の実施形態のタッチパネル装置



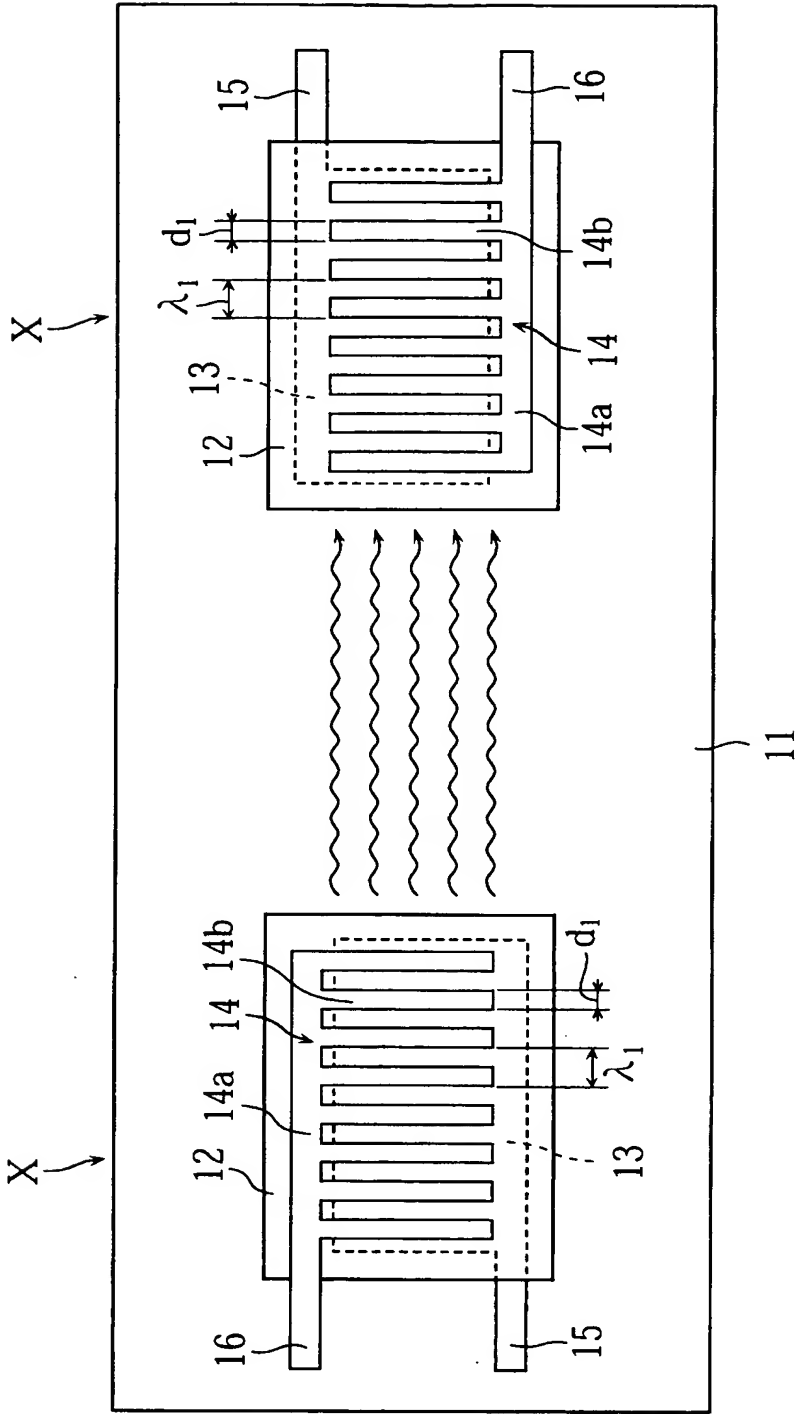
【図 11】

図10の部分拡大図



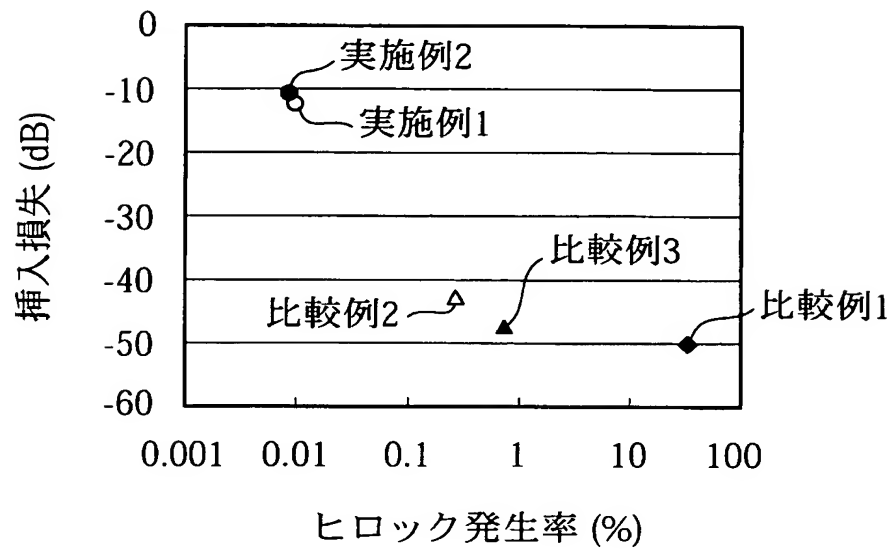
【図 12】

SAWフィルタ



【図 13】

挿入損失のヒロック発生率依存性



【書類名】 要約書

【要約】

【課題】 表面弾性波を励振または受振することが可能で電気機械変換効率の高い圧電素子、並びに、励振手段や受振手段として圧電素子を具備するSAW方式タッチパネル装置を、提供すること。

【解決手段】 本発明に係る圧電素子Xは、基板11と、圧電膜12と、当該基板11および圧電膜12の間の電極13と、当該電極13とは反対の側にて圧電膜12に接する電極と14を備える。電極14は、基部14a、および、当該基部14aから延出し且つ相互に平行な複数の枝電極14bを有し、電極13は、圧電膜12を介して複数の枝電極14bにわたって対向する部位を有する。圧電膜12の厚さhと、複数の枝電極14bの電極周期を λ とについて、 $0.005 \leq h/\lambda \leq 0.1$ を成立させる。電極13でのヒロック発生率は0.1%以下とする。本発明に係るタッチパネル装置は、このような圧電素子Xを励振手段および／または受振手段として具備する。

【選択図】 図1

特願 2 0 0 3 - 3 4 8 2 2 6

出 願 人 履 歷 情 報

識別番号

[0 0 0 0 0 5 2 2 3]

1 . 変更年月日

1 9 9 6 年 3 月 2 6 日

[変更理由]

住所変更

住 所

神奈川県川崎市中原区上小田中 4 丁目 1 番 1 号

氏 名

富士通株式会社